

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC
747-8

1984

AMENDEMENT 2
AMENDMENT 2

1993-12

Amendement 2

Dispositifs à semiconducteurs
Dispositifs discrets

Huitième partie:
Transistors à effet de champ

Amendment 2

Semiconductor devices
Discrete devices

Part 8:
Field-effect transistors

© CEI 1993 Droits de reproduction réservés — Copyright — all rights reserved

Bureau Central de la Commission Electrotechnique Internationale 3, rue de Varembe Genève, Suisse



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

L

Pour prix, voir catalogue en vigueur
For price, see current catalogue

AVANT-PROPOS

Le présent amendement a été établi par le comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cet amendement est issu des documents suivants:

DIS	Rapport de vote
47(BC)1281	47(BC)1346

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cet amendement.

Page 2

SOMMAIRE

CHAPITRE IV: MÉTHODES DE MESURE

Ajouter les titres des nouveaux articles suivants:

- 18 Impédance thermique transitoire (Z_{thJC}) et résistance thermique (R_{thJC}) canal-boîtier d'un transistor de puissance à effet de champ
- 19 Vérification des aires de sécurité en polarité directe et inverse (FBSOA, RBSOA)

Ajouter les titres suivants concernant le nouveau chapitre V:

CHAPITRE V: RÉCEPTION ET FIABILITÉ

SECTION UN: ESSAIS D'ENDURANCE ÉLECTRIQUES

- 1 Exigences générales
- 2 Exigences spécifiques
- 2.1 Liste des essais d'endurance
- 2.2 Conditions pour les essais d'endurance
- 2.3 Critères de défaillance et caractéristiques définissant la défaillance pour les essais de réception (à l'étude)
- 2.4 Critères de défaillance et caractéristiques définissant la défaillance pour les essais de fiabilité
- 2.5 Procédure à suivre dans le cas d'une erreur d'essai
- Tableau 1 – Caractéristiques définissant la défaillance pour réception après les essais d'endurance
- Tableau 2 – Conditions pour les essais d'endurance

FOREWORD

This amendment has been prepared by IEC technical committee 47: Semiconductor devices.

The text of this amendment is based on the following documents:

DIS	Report on voting
47(CO)1281	47(CO)1346

Full information on the voting for the approval of this amendment can be found in the report on voting indicated in the above table.

Page 3

CONTENTS

CHAPTER IV: MEASURING METHODS

Add the titles of the following new clauses:

- 18 Channel-case transient thermal impedance (Z_{thJC}) and thermal resistance (R_{thJC}) of a power field-effect transistor
- 19 Verification of the forward-bias and reverse-bias safe operating area (FBSOA, RBSOA)

Add the following titles in relation with the new chapter V:

CHAPTER V: ACCEPTANCE AND RELIABILITY

SECTION ONE: ELECTRICAL ENDURANCE TESTS

- 1 General requirements
- 2 Specific requirements
- 2.1 List of endurance tests
- 2.2 Conditions for endurance tests
- 2.3 Failure-defining characteristics and failure criteria for acceptance tests (under consideration)
- 2.3 Failure-defining characteristics and failure criteria for reliability tests
- 2.5 Procedure in case of a testing error
- Table 1 – Failure-defining characteristics for acceptance after endurance tests
- Table 2 – Conditions for the endurance tests

Ajouter les nouveaux articles 18 et 19 ainsi que le chapitre V suivants:

18 Impédance thermique transitoire (Z_{thJC}) et résistance thermique (R_{thJC}) canal-boîtier d'un transistor de puissance à effet de champ

18.1 But

Mesurer l'impédance thermique transitoire canal-boîtier et la résistance thermique canal-boîtier d'un transistor de puissance à effet de champ.

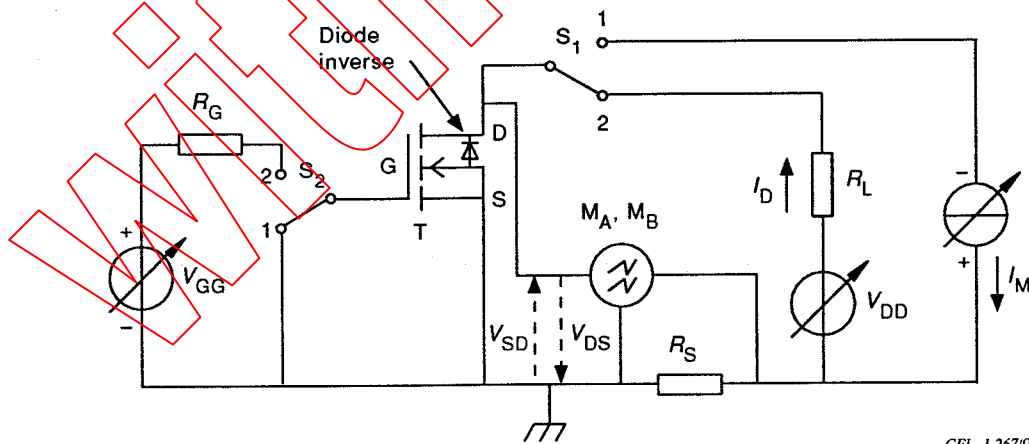
Cette méthode ne peut être employée avec un matériau isolant ayant un coefficient de température variable, par exemple l'oxyde de beryllium.

18.2 Méthode par refroidissement

18.2.1 Principe de la méthode

Etant une caractéristique sensible à la température, la tension directe d'une diode inverse (V_{SD} dans la figure 27) est mesurée en fonction d'un courant de référence (I_M dans la figure 27). Après avoir appliqué un courant de chauffage et établi un équilibre thermique, le courant de chauffage est coupé. Au cours de la phase de refroidissement suivante, on relève V_{SD} et la température de boîtier, en fonction du temps. A partir de ces valeurs et du chauffage initial, les valeurs de Z_{thJC} et R_{thJC} sont déterminées par une courbe d'étalonnage.

18.2.2 Schéma synoptique



CEI 1 267193

T = transistor à mesurer (MOSFET ou JFET)
(Exemple: MOSFET à enrichissement à canal N)

Figure 27 – Schéma synoptique

Add the following new clauses 18 and 19, and the new chapter V:

18 Channel-case transient thermal impedance (Z_{thJC}) and thermal resistance (R_{thJC}) of a power field-effect transistor

18.1 Purpose

To measure the channel-case transient thermal impedance and channel-case thermal resistance of a power field-effect transistor.

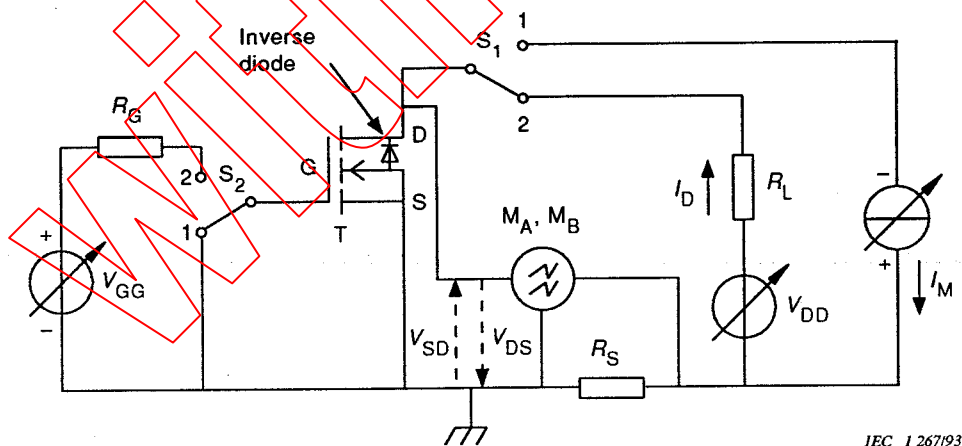
This method cannot be used if an isolation material is used having a varying temperature coefficient, e.g. beryllium oxide.

18.2 Cooling method

18.2.1 Principle of the method

As a temperature-sensitive characteristic, the forward voltage of the inverse diode (V_{SD} in figure 27) is chosen to be measured at a fixed reference current (I_M in figure 27). After a heating current has been applied and thermal equilibrium is established, the heating current is switched off. During the following cooling period, V_{SD} and the case temperature are recorded as a function of time. From the recorded values and the initial heating power, the values of Z_{thJC} and R_{thJC} are determined by means of a calibration curve.

18.2.2 Circuit diagram



T = transistor being measured (MOSFET or JFET)
(Example: *n*-channel enhancement MOSFET)

Figure 27 – Circuit diagram